



Japanese Patent Number 2650479

A. Relevance of the Above-identified Document

This document discloses prior art as technical background of the present invention.

This document has relevance to claims 1, 25, 27, 28, 29, 34, 35, and 36 of the present application.

B. Translation of the Relevant Passages of the Document

[MEANS FOR SOLVING THE PROBLEM]

...

A liquid crystal control circuit of the present invention includes (i) a memory means for storing a first signal data that corresponds to a voltage value impressed on a liquid crystal; (ii) a calculation means for calculating the first signal data and a second signal data that corresponds to a voltage value impressed on the liquid crystal after the first signal data; (iii) a correction means for correcting signal data in accordance with a calculation result found by the calculation means, the signal data being sequentially impressed on the liquid crystal in a plurality of fields after the first signal data.

...

[DESCRIPTION OF THE EMBODIMENTS]

...

As described above, when the voltage V_5 is smaller



than a predetermined value, the voltage data is so corrected that a voltage higher than the voltage V_5 is impressed in the field F_4 onto which the voltage V_5 is impressed. Specifically, because the liquid crystal control circuit finds out a change in amount of voltage by comparing data of the fields F_3 and F_4 , the data correction circuit 209 corrects data in a field memory F_4 from D_5 to D_7 . The data correction at the moment is shown in a column of a corrected voltage data of Fig. 4.

In the field number F_4 , the source drive IC 112 impresses, according to the corrected voltage data D_7 , a voltage that is a source signal line V_7 . On this account, a rise characteristic of the liquid crystal is improved, thereby obtaining the predetermined transmission amount T_5 within one field indicated by F_4 .

...

Further, in the Examples of the present invention, data in one field is corrected, but the arrangement of the present invention is not limited to this. For example, it may be so arranged that data in a plurality of fields is corrected in consideration for a property of liquid crystal and a condition under which a necessary image is displayed as shown in Fig. 9.

FIG. 4

301...DATA TABLE FIELD NUMBER

VOLTAGE DATA

CORRECTED VOLTAGE DATA

VOLTAGE

TRANSMISSION AMOUNT

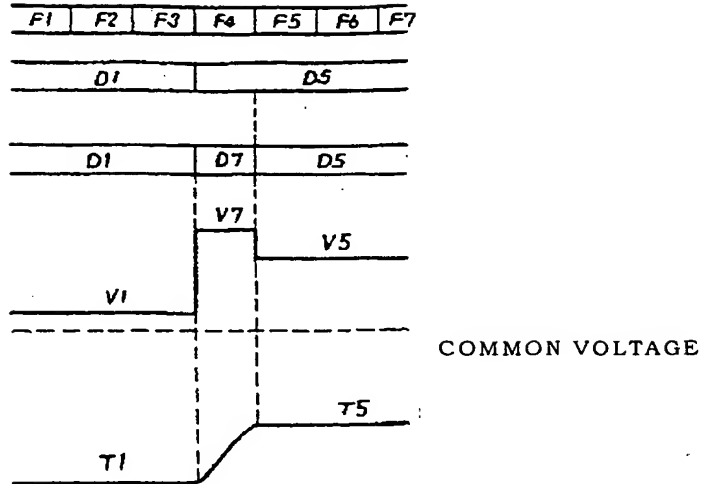


FIG. 9

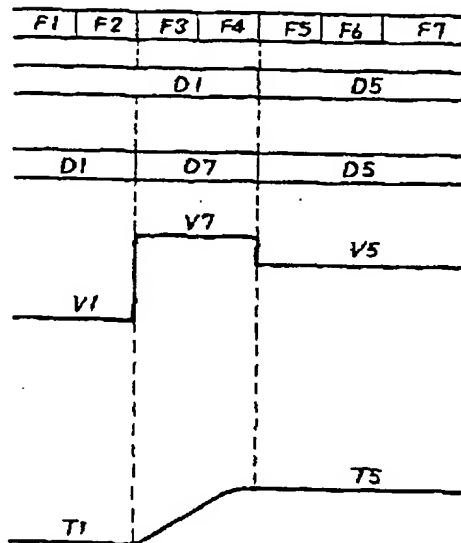
FIELD NUMBER

VOLTAGE DATA

CORRECTED VOLTAGE DATA

APPLIED VOLTAGE

TRANSMISSION AMOUNT



(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2650479号

(45) 発行日 平成 9 年 (1997) 9 月 3 日

(24) 登録日 平成 9 年 (1997) 5 月 16 日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 0 5		G 0 2 F 1/133	5 0 5
H 0 4 N 5/66	1 0 2		H 0 4 N 5/66	1 0 2 B

請求項の数 8 (全 22 頁)

(21) 出願番号	特願平2-236733	(73) 特許権者	999999999 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成 2 年 (1990) 9 月 5 日	(72) 発明者	高原 博司 大阪府門真市大字門真1006番地 松下電 器産業株式会社内
(65) 公開番号	特開平3-174186	(72) 発明者	郷原 良寛 大阪府門真市大字門真1006番地 松下電 器産業株式会社内
(43) 公開日	平成 3 年 (1991) 7 月 29 日	(72) 発明者	阿部 能夫 大阪府門真市大字門真1006番地 松下電 器産業株式会社内
(31) 優先権主張番号	特願平1-229918	(74) 代理人	弁理士 滝本 智之
(32) 優先日	平 1 (1989) 9 月 5 日	審査官	松永 稔
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平1-229919		
(32) 優先日	平 1 (1989) 9 月 5 日		
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平1-232533		
(32) 優先日	平 1 (1989) 9 月 7 日		
(33) 優先権主張国	日本 (J P)		
前置審査			

最終頁に続く

(54) 【発明の名称】 液晶制御回路および液晶パネルの駆動方法

(57) 【特許請求の範囲】

【請求項 1】液晶に印加する電圧値に相当する第 1 の信号データを記憶する記憶手段と、
前記第 1 の信号データと、前記第 1 の信号データ以後に前記液晶に印加する電圧値に相当する第 2 の信号データとを演算する演算手段と、
前記演算手段の演算結果により、前記第 1 の信号データ以後の複数のフィールドにおいて、連続して前記液晶に印加する信号データを補正する補正手段を具備することを特徴とする液晶制御回路。

【請求項 2】液晶に印加する電圧値に相当する第 1 の信号データと、前記第 1 の信号データと、前記第 1 の信号データ以後に前記液晶に印加する電圧値に相当する第 2 の信号データとを演算し、前記演算結果により、前記第 1 の信号データ以後の複数のフィールドにおいて、連続

して前記液晶に印加する信号データを補正することを特徴とする液晶パネルの駆動方法。

【請求項 3】第 1 のフィールドで任意の画素に印加する第 1 の電圧の絶対値 V_1 と前記第 1 のフィールド以後の第 2 のフィールドで前記画素に印加する第 2 の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係が成り立つ場合において、前記第 2 のフィールドまたは第 2 のフィールド以後の第 3 のフィールドで前記 V_2 よりも大きい絶対値の電圧を印加し、かつ、前記第 3 のフィールドの次のフィールドで前記 V_2 よりも小さい電圧を前記画素に印加することを特徴とする液晶パネルの駆動方法。

【請求項 4】第 1 のフィールドで任意の画素に印加する絶対値 V_1 と前記第 1 のフィールド以後の第 2 のフィールドで前記画素に印加する第 2 の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係が成り立つ場合において、

3

前記第2のフィールドまたは第2のフィールド以後の第3のフィールドで V_2 よりも大きい絶対値 V_3 の電圧を印加し、かつ、前記第3のフィールドの次の第4のフィールドで前記 V_2 よりも小さい電圧を前記画素に印加し、前記 V_3 の印加により所望値よりも変動する光の透過量と、前記 V_4 の印加により所望値よりも変動する光の透過量とが実効的にほぼ等しくなることを特徴とする液晶パネルの駆動方法。

【請求項5】任意の画素に印加される、少なくとも連続した3フィールド信号データより透過率曲線を作成または予測し、

前記透過率曲線が所望透過率曲線よりも所定値以上ずれる場合に、前記連続したフィールドの信号データを補正することを特徴とする液晶パネルの駆動方法。

【請求項6】液晶に印加する電圧値に相当する第1の信号データを記憶する第1の記憶手段と、

前記第1の信号データと、前記第1の信号データ以後に前記液晶に印加する電圧値に相当する第2の信号データを演算する演算手段と、

前記演算手段の演算結果により、前記第2の信号データと第2の信号データ以後に液晶に印加する電圧値に相当する第3の信号データのうち少なくとも一方を補正する補正手段と、

前記信号データを第1の閾値または第2の閾値で補正したことを記憶する第2の記憶手段とを具備し、

前記第1の閾値は第1の信号データと第2の信号データの演算結果によりただちに補正される値であり、前記第2の閾値は複数フィールドにわたり同一アドレスの信号データを前記演算手段が処理した結果において、複数回所定値をこえたとき補正される値であることを特徴とする液晶制御回路。

【請求項7】第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係がある場合にあって、

R を所望応答時間、 A, B, C を定数としたとき、以下の式より第3の電圧の絶対値 V_3 を求めながら、または、 V_3 を求めておき、

前記第2のフィールドまたは第2のフィールド以後のフィールドで前記任意の画素に前記 V_3 を印加することを特徴とする液晶パネルの駆動方法。

$$R = \frac{C}{AV_3^2 - B}$$

【請求項8】第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係がある場合にあって、

R を所望応答時間としたとき、 R を

(2)

$$1/V_3^2$$

の関数として以下の式より第3の電圧の絶対値 V_3 を求めながら、または、 V_3 を求めておき、

前記第2のフィールドまたは第2のフィールド以後のフィールドで前記任意の画素に前記 V_3 を印加することを特徴とする液晶パネルの駆動方法。

$$R = f(1/V_3^2)$$

10 【発明の詳細な説明】

産業上の利用分野

本発明は液晶パネル、特に、アクティブマトリックス型液晶パネルの液晶制御回路およびその駆動方法に関するものである。

従来の技術

アクティブマトリックス型液晶パネルは大容量、高解像度表示が可能のため研究開発が盛んである。前記液晶パネルは1画素ごとにスイッチング素子を形成する必要があるため、欠陥が発生しやすく製造歩留まりが問題となっていた。しかし、近年では製造方法などの改良、改善により前記問題点が徐々に克服されつつあり、大画面化の方向に進みつつある。また一方では、液晶パネルの画素を高密度化し、画像を拡大投影して大画面表示を行なう液晶プロジェクションテレビの開発も行なわれている。このように液晶パネルの表示が大画面化になるにつれ、液晶の応答性の遅さ、低階調特性など液晶パネル特有の画質の問題点が明らかになり、CRTの表示に匹敵する画像をという画像品位の向上が課題にされつつある。

以下、従来の液晶制御回路および液晶パネルの駆動方法について説明する。まず、最初にアクティブマトリックス型液晶パネルについて説明する。第21図はアクティブマトリックス型液晶パネルの構成図である。第21図において G_1, G_2, G_3, G_4 はゲート信号線、 S_1, S_2, S_3, S_4 はソース信号線、 $T_{11} \sim T_{44}$ はスイッチング素子としての薄膜トランジスタ（以後、TFTと呼ぶ）、2103はゲート信号線 $G_1 \sim G_4$ にTETをオン状態にする電圧（以後、オン電圧と呼ぶ）または、オフ状態にする電圧（以後、オフ電圧と呼ぶ）を印加するためのIC（以後、ゲートドライバICと呼ぶ）、2102はソース信号線 $S_1 \sim S_4$ に画素 $P_{11} \sim P_{34}$ に印加する電圧を出力するIC（以後、ソースドライバICと呼ぶ）である。なお、画素 $P_{11} \sim P_{34}$ にはそれぞれ液晶を保持しており、前記液晶はソースドライバIC2102の電圧により透過率が変化し、光を変調する。なお、第21図において画素数は非常に少なく描いたが、通常、数万画素以上形成される。液晶パネルの動作としては、ゲートドライバIC2103はゲート信号線 G_1 から G_m （ただし m はゲート信号線数）に対し順次オン電圧を印加する。ソースドライバIC2102は前記ゲートドライバIC2103と同期してソース信号線 $S_1 \sim S_n$ （ただし n はソース信号線数）にそれぞれの画素に印加する電圧を出力する。したがって、各画

(3)

5

素には液晶を所定の透過量にする電圧が印加され保持される。前記電圧は次の同期で各TFTが再びオン状態となるまで保持される。この透過量の変化により各画素を透過あるいは反射する光が変調される。なお、すべての画素に電圧が印加され再び次の電圧が印加されるまでの周期を1フレームと呼ぶ。また1フレームは2フィールドで構成される。通常、テレビ画像の場合1/30秒で一画面が書きかわるため1/30秒が1フレーム時間である。また倍速で各画素に電圧を書き込む場合は1/60秒が1フレーム時間となる。

本明細書では倍速で各画素に電圧を書き込む駆動方法を例にあげて説明する。つまり1フレームを1/60秒とし、1フィールド=1フレームとして説明する。

以下、従来の液晶制御回路について説明する。第22図は従来の液晶制御回路のブロック図である。第22図において、2201はビデオ信号を増幅するアンプ、2202は正極性と負極性のビデオ信号を作る位相分割回路、2203はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、2204はソースドライブIC2102およびゲートドライブIC2103の同期および制御を行なうためのドライバ制御回路、2101は液晶パネルである。

以下、従来の液晶制御回路の動作について説明する。まずビデオ信号は、アンプ2201によりビデオ出力振幅が液晶の電気光学特性に対応するように利得調整が行なわれる。次に、利得調整されたビデオ信号は位相分割回路2202にはいり、前記回路により正極性と負極性の2つのビデオ信号が作られる。次に前記2つのビデオ信号は出力切り換え回路2203にはいり、前記回路はフィールドごとに極性を反転したビデオ信号を出力する。このようにフィールドごとに極性を反転させるのは、液晶に交流電圧が印加されるようにし、液晶の劣化を防止するためである。次に出力切り換え回路2203からのビデオ信号はソースドライブIC2102に入力され、ソースドライブIC2102はドライバ制御回路2204からの制御信号により、ビデオ信号のレベルシフト、A/D変換などの処理を行ない、ゲートドライブIC2103と同期を取って、液晶パネル2101のソース信号線に所定電圧を印加する。

以下、従来の液晶パネルの駆動方法について説明する。第23図は従来の液晶パネルの駆動方法の説明図である。第23図において、 F_x （ただし、 x は整数）はフィールド番号、 D_x （ただし、 x は整数）はソース信号線に印加する電圧に相当するデータ（以後、電圧データと呼ぶ）、 V_x （ただし、 x は整数）は前記電圧データにより作られ、ソースドライブIC2102からソース信号線に出力される電圧、 T_x （ただし、 x は整数）は画素に前記電圧が印加されることにより液晶の透過率が変化し、前記電圧に対応する状態になったときの光の透過量である。本明細書では説明を容易にするために添字 x が大きいとフィールド F_x は先のフィールドであることを示し、また電圧データ D_x は値が大きいことを、印加電圧 V_x は電圧が高

6

いことを、透過量 T_x は透過量が大きいことを、つまり液晶の透過率が高いことを示すものとする。ただし液晶への印加電圧と透過量との関係は非線形特性を示すための透過率 T_x の添字の大きさと実際の透過量とは比例しない。なお、第23図では印加電圧 V_x は、理解を容易にするために絶対値であらわしたが、液晶は交流駆動するため、第24図で示すように1フィールドごとにコモン電圧を中心に正および負極性の電圧を印加している。以上のことは以下の図面に対しても同様である。以下、1つの画素に注目して説明する。

ソースドライブIC2102は、入力されるアナログ信号をサンプルホールドして電圧データ D_x を作成する。また、前記ICは前記電圧データ D_x を一走査時間保存して、ゲートドライブIC2103と同期を取りソース信号線に印加する電圧 V_x を出力する。今、フィールドで注目している画素（以後、単に画素と呼ぶ）への電圧データが D_2 から D_6 に変化したとする。するとソースドライブIC2102は電圧 V_6 をソース信号線に出力し、前記電圧はゲートドライブIC2103と同期がとられ画素に入力される。しかしながら、フィールド F_3 では、前記電圧 V_6 が印加されても前記電圧 V_6 に相当する所望値の透過量 T_6 にならず、通常3～4フィールド以上遅れて所望値の T_6 になる。これは液晶の立ち上がり速度つまり電圧を印加してから所望値の透過量になるまでの応答時間が遅いためである。なお、本明細書では、液晶の立ち上がりとはTN液晶の場合、液晶に電圧が印加され液晶分子のネジレがほどけた状態になることを、逆に液晶の立ち下がりとはネジレがもとにもどる状態となることを言う。この液晶のネジレの状態が光の透過量に関係し、本明細書では印加電圧が高くなるほど液晶のネジレがほどけ透過率が高くなるものとする。以上のように従来の液晶パネルの駆動方法ではビデオ信号の輝度信号に相当する印加電圧 V_x をそのまま画素に印加していた。

発明が解決しようとする課題

しかしながら、従来の液晶制御回路およびその駆動方法では、液晶の立ち上がり速度が遅い、つまり電圧を印加してから所定の透過量になる時間が3～4フィールド以上要するため画像の尾ひきがあらわれる。この画像の尾ひきとは画素に印加している電圧に対して液晶の透過率の変化が追従しないために表示画素が変化した際、映像の輪郭部分などに、前フィールドの画像が影のように表示として現われる現象をいう。この現象は一定以上の速さで映像の動きがあるとき出現し、画像品位を著しく悪化させる。

本発明は、以上の課題を解決するためになされたもので、大画面、高解像度の画像表示に対応できる液晶制御回路および液晶パネルの駆動方法を提供するものである。

課題を解決するための手段

上記課題を解決するため、本発明の液晶制御回路は、

50

(4)

7
液晶に印加する電圧値に相当する第1の信号データを記憶する記憶手段と、前記第1の信号データと、前記第1の信号データ以後に前記液晶に印加する電圧値に相当する第2の信号データとを演算する演算手段と、前記演算手段の演算結果により、前記第1の信号データ以後の複数のフィールドにおいて、連続して前記液晶に印加する信号データを補正する補正手段を具備するものであり、

また、他の本発明の液晶制御回路は、液晶に印加する電圧値に相当する第1の信号データを記憶する第1の記憶手段と、前記第1の信号データと、前記第1の信号データ以後に前記液晶に印加する電圧値に相当する第2の信号データを演算する演算手段と、前記演算手段の演算結果により、前記第2の信号データと第2の信号データ以後に液晶に印加する電圧値に相当する第3の信号データのうち少なくとも一方を補正する補正手段と、前記信号データを第1の閾値または第2の閾値で補正したことを記憶する第2の記憶手段とを具備し、前記第1の閾値は第1の信号データと第2の信号データの演算結果によりただちに補正される値であり、前記第2の閾値は複数フィールドにわたり同一アドレスの信号データを前記演算手段が処理した結果において、複数回所定値をこえたとき補正される値であることを特徴とするものである。

また、本発明の液晶パネルの駆動方法は、液晶に印加する電圧値に相当する第1の信号データと、前記第1の信号データと、前記第1の信号データ以後に前記液晶に印加する電圧値に相当する第2の信号データとを演算し、前記演算結果により、前記第1の信号データ以後の複数のフィールドにおいて、連続して前記液晶に印加する信号データを補正することを特徴とするものであり、

また、他の本発明の液晶パネルの駆動方法は、第1のフィールドで任意の画素に印加する絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係が成り立つ場合において、

前記第2のフィールドまたは第2のフィールド以後の第3のフィールドで V_2 よりも大きい絶対値の電圧を印加し、かつ、前記第3のフィールドの次のフィールドで前記 V_2 よりも小さい電圧を前記画素に印加することを特徴とするものである。

また、他の本発明の液晶パネルの駆動方法は、任意の画素に印加される、少なくとも連続した3フィールド信号データより透過率曲線を作成または予測し、前記透過率曲線が所望透過率曲線よりも所定値以上ずれる場合に、前記連続したフィールドの信号データを補正することを特徴とするものであり、

また、他の本発明の液晶パネルの駆動方法は、第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係がある場合にあって、Rを所望応答時間としたとき、

Rを

$$1/V_3^2$$

の関数として第3の電圧の絶対値 V_3 を求めながら、または、 V_3 を求めておき、前記第2のフィールドまたは第2のフィールド以後のフィールドで前記任意の画素に前記 V_3 を印加することを特徴とするものである。

作用

液晶の立ち上がり時間の応答時間は第5図に示すように印加電圧の2乗にほぼ反比例するという特性がある。そこで、本発明の液晶パネルの駆動方法では、第1のフィールドで任意の画素に印加する第1の電圧の絶対値 V_1 と前記第1のフィールド以後の第2のフィールドで前記画素に印加する第2の電圧の絶対値 V_2 に $V_1 < V_2$ なる関係がある場合、所望応答時間Rを

$$1/V_3^2$$

の関数として第3の電圧の絶対値 V_3 を求め、第2のフィールドまたは第2のフィールド以後のフィールドで前記任意の画素に前記 V_3 を印加する。

前述の液晶パネルの駆動方法では、絶対値の大きい電圧を印加することにより液晶の立ち上がり時間を改善する。しかし、前記方法を用いても動きの早い画像では画像の尾ひきが発生する。そこで、さらに液晶の応答時間を改善するため、第1のフィールドで絶対値のかなり大きな電圧を液晶に印加し、急速に液晶を立ち上がらせたのち、直後の第2のフィールドで低い絶対値の電圧を印加して立ち下がらせる。このように、2フィールドにわたり画素に印加する電圧を制御し、2フィールドで平均的に液晶の目標透過率を得る。

この駆動方法を実現するために、本発明の液晶制御回路は、連続したフィールドでの画素に印加する電圧値を比較・演算する補正器を有している。前後2フィールドの液晶に印加する電圧値を変化させて、液晶の立ち上がりおよび立ち下がり時間を改善すると、画像の表示状態を急激に制御することになる場合があり、ぎこちない画像表示になる場合がある。そこで他の本発明の液晶パネルの駆動方法では、数フィールドにわたり印加電圧値を考慮し積分的な効果をもたして液晶の印加電圧を補正する。この補正を実現するために本発明の液晶制御回路は、数フィールドにわたり画素に印加する印加電圧を比較・演算する補正器を有し、また前記補正器は画素の印加電圧の補正を行なう際、前記画素の近傍の画素に印加する電圧値も考慮して補正を行なう機能をも有している。

実施例

以下、図面を参照しながら第1の本発明の液晶制御回路および第1および第2の液晶パネルの駆動方法について説明する。まず、本発明の液晶制御回路の一実施例について説明する。

(5)

9

第1図は本発明の液晶制御回路のブロック図である。ただし、説明に不要な部分は省略している。このことは以下の図面に対しても同様である。第1図において、101はA/D変換器103への入力電圧範囲を規定するためのゲインコントロール回路、102、108はローパスフィルタ、104はフィールドメモリ、105はフィールドメモリに格納されたデータを演算し、データメモリの大小および各データ間の大きさの差などを演算する演算器、106は演算器105の出力結果によりフィールドメモリ104のデータの補正を行なう補正器、107はD/A変換器、109は正極性と負極性のビデオ信号を作る位相分割回路、110はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、111はソースドライブIC112およびゲートドライブIC113の同期および制御を行なうためのドライバ制御回路である。さらに第2図は、第1図においてフィールドメモリ104、演算器105および補正器106の部分のブロック図である。第2図において201、202、203、204はフィールドメモリ205、206、207のうち任意のフィールドメモリとデータ入出力信号線とを接続し、前記メモリ内容の書き込みおよび読み出しができるように設定するフィールドメモリ切り換え回路、208は2つのフィールドメモリのデータ内容の差などを求め、またデータの大きさよりデータの補正の可否などを出力する演算器、209は前記演算器の出力結果によりフィールドメモリの内容の補正などを行なうデータ補正器、210はデータ補正器がデータ補正の為に参照するデータテーブルである。またデータテーブル210は、たとえば第3図に示すようにメモリに仮想的に2つのフィールドメモリの内容の差 ΔV_x とデータ D_x により補正データが参照できるように構成されている。なお、データの計算、比較速度の問題から必要に応じて演算器208またはデータ補正器209内にデータ内容、アドレスなどを一次記憶するキャッシュメモリなどを付加してもよい。

以下、第1図、第2図および第3図を参照しながら第1の本発明の液晶制御回路について説明する。まずビデオ信号はゲインコントロールアンプによりA/D変換の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はLPF102を通り不必要な高周波成分を除去されたのちA/D変換器103でA/D変換される。A/D変換された液晶に印加する電圧に相当するデータはフィールドメモリ切り換え回路201によりフィールドごとに3つのフィールドに順次格納される。つまり第1番目のフィールドのデータはフィールドメモリ205に、第2番目のフィールドのデータはフィールドメモリ206に、第3番目のフィールドのデータはフィールドメモリ207に、第4番目のフィールドのデータはフィールドメモリ205に、第5番目のフィールドのデータはフィールドメモリ206に順次格納されていく。ここでは簡単のために、第1番目のフィールドのデータがフィールドメモリ205に、第2番目のフィールドのデータがフィールドメモリ206に、第3番

10

目のフィールドのデータがフィールドメモリ207に格納されており、かつ次のD/A変換器107に送られるデータの順はフィールドメモリ205、フィールドメモリ206、フィールドメモリ207の順であるとして説明する。

今、D/A変換器へはフィールドメモリ205のデータが転送されている。またA/D変換器203はフィールドメモリ207にデータを書きこんでいる。なお、フィールドメモリ205のデータの内容はすでに補正されているものとする。同時に演算器208はフィールドメモリ切り換え回路202と203によりフィールドメモリ205と206とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。前記演算結果が所定条件を満足するとき、前記画素のフィールドメモリ上のアドレス、データなどをデータ補正器209に転送する。データ補正器209はデータテーブル210を参照し、補正データを求めて、前記補正データをフィールド206上の前記画素に印加するデータが格納されたアドレスに書きこむ。この時、前記データには補正したことを示す情報が記録される。具体的にはデータの所定ビットをONにする。この動作を順次フィールドメモリのデータに対して行なう。また前記1つのフィールドに対する動作は、フィールドメモリ205のデータの転送が完了する時間以内に終了する。したがって、フィールドメモリ205の次にD/A変換器107には補正されたフィールドメモリ206のデータが転送することができる。

次にフィールドメモリ206のデータが転送されている時、演算器208はフィールドメモリ切り換え回路203、204によりフィールドメモリ206と207とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。また、データ補正器209は、フィールドメモリ207のデータの補正を行なっている。同時にフィールドメモリ205には順次A/D変換器103でデジタル化されたデータが格納される。以上の動作を順次行なうことにより補正されたデータがD/A変換器107に転送され、D/A変換器107でアナログ信号となった信号はローパスフィルタ108で不必要な高周波成分を除去された後、位相分割回路109に転送される。以下の動作は従来の液晶制御回路とほぼ同様であるので説明を省略する。

以下、図面を参照しながら第1の本発明の液晶パネルの駆動方法の一実施例について説明する。第4図は第1の本発明の液晶パネルの駆動方法の説明図である。第4図では補正前の電圧データがフィールド番号 F_4 で D_1 から D_5 に変化している場合を示している。なお、電圧データ D_1 によりソースドライブIC112よりソース信号線に出力される電圧を V_1 または前記電圧 V_1 の印加により得られる液晶の透過量を T_1 とする。なお、添字の大きさは説明を容易にするために付加したものであり、電圧などの物理的大きさを定量的にあらわすものではない。このことは以下の説明でも同様である。同じく電圧データ D_1 により出力される電圧を V_5 、透過量を T_5 とする。

11

第4図で示すように電圧 V_1 、 V_5 で示す電圧が比較的小さく、つまりコモン電圧に近く、かつ $V_5 - V_1 > 0$ なる関係が成り立つ時は液晶の立ち上がり速度が遅く所定の透過量まで変化するのに長時間を要する。たとえば一例としてTN液晶を反射モードで用い、かつ印加電圧を液晶が光を透過させない最小電圧値（以後、黒レベル電圧と呼ぶ）が2.0V、液晶が最大量の光を透過させる最大の電圧値（以後、白レベル電圧と呼ぶ）が3.5Vの液晶パネルにおいて、印加電圧 V_1 を2.0V、変化した電圧 V_5 を2.5Vとすると所定の透過量になる時間は約70~100msecである。したがって、応答に要する時間は2フィールド以上となり画像の尾ひきが発生する。この応答時間は V_5 が大きくなるほど小さくなり、2フィールド内の33msec以内に応答するようになる。

このように電圧 V_5 が所定値より小さい時は電圧 V_5 を印*

$$R = \frac{C}{A V^2 - B}$$

ただし、 R は所望の画像表示状態により定められる応答時間であり、1フィールドの整数倍の時間である。前述の液晶パネルの場合、たとえば電圧 V_7 として3.0~3.5Vを印加することにより20~30msecに応答時間を改善できる。

第6図は他のデータの補正の一例である。第6図において補正前の電圧データをフィールド F_1 で D_1 、 F_2 で D_5 、 F_3 で D_9 、 F_4 で D_{10} 、 F_5 以後で D_{15} とする。なお、比較すべき所定値を D_{11} とする。この例の場合、まず F_1 の D_1 と F_2 の D_5 のデータにより $D_5 - D_1 > 0$ かつ D_5 が所定値 D_{11} より小さいことがわかる。そこでデータテーブルなどから補正データ D_7 を求め F_2 の D_1 が D_7 に補正される。次に F_2 の D_7 と F_3 の D_9 が比較され、 $D_9 - D_7 > 0$ かつ D_9 が所定値 D_{11} より小さいことがわかる。そこで、データテーブルより補正データ D_{10} を求め F_3 の D_9 が D_{10} に補正される。次に F_3 の D_{10} と F_5 の D_{15} が比較される。この場合、 $D_{15} - D_{10} > 0$ であるが D_{15} が所定値 D_{11} より大きいのでデータの補正は行なわれない。したがって、 F_4 の D_{10} は D_{10} のままである。以上のようにして順次電圧データは補正され、第6図の補正電圧データ欄のようになり、同図のような印加電圧が画素に印加される。以上のように電圧データに補正され、所定の応答時間つまり画素の尾ひきのない映像が得られる。

以下、図面を参照しながら第1の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第7図

(a)、(b)、(c)は第1の本発明の液晶パネルの駆動方法の第2の実施例の説明図である。第7図(a)ではフィールド番号 F_3 で電圧データが D_{10} から D_{15} に、第7図(b)では第7図(a)と同様にフィールド番号 F_3 で電圧データが D_5 から第7図(a)と同様に D_{15} に変化している。しかし、液晶の透過量は第7図(a)の場合

(6)

12

* 加するフィールド F_4 で電圧 V_5 よりも高い電圧が印加されるように電圧データを補正する。具体的には液晶制御回路によりフィールド F_3 と F_4 のデータを比較したとき当該画素の電圧変化量がわかるため、データ補正回路209によりフィールドメモリ F_4 のデータを D_5 から D_7 に補正する。その時のデータの状態を第4図の補正電圧データの欄に示す。

ソースドライブIC112はフィールド番号 F_4 で前記補正電圧データ D_7 によりソース信号線 V_7 なる電圧を印加する。したがって液晶の立ち上がり特性は改善され、 F_4 で示す1フィールド内で所定の透過量 T_5 が得られる。なお補正電圧データつまり液晶の立ち上がりの時の応答性を改善するために印加する電圧 V は実験などにより下記(1)式のA、B、Cの定数を求めることにより得られる。

$$\dots \dots (1)$$

はフィールド番号 F_4 で所定値の透過量の T_{15} になっているが、第7図(b)ではフィールド番号 F_4 内の時間では所定値の透過量 T_{15} となっていない。これは液晶の応答性は目標透過量が同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電位差により変化に要する時間が異なるためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が2Vから3Vに変化したときには所定の透過量になるまで40~50msecを要する。したがって、電位差1V(2~3V)の時は液晶の応答性が遅いため電圧データを補正する必要がある。2.5Vから3Vに変化するときは20~30msecで応答する。そこで、第1の本発明の液晶パネルの駆動方法の第2の実施例では第7図(c)で示すように、データテーブルなどから補正データ D_{17} を求め、フィールド番号 F_3 のデータを D_{15} から D_{17} に補正する。このように現在画素に印加されている電圧と次に印加する電圧の電位差が所定閾値以上の時は、データの補正を行なう。第7図

(c)の場合は、印加電圧 V_{15} が印加されるフィールドで、画素に前記電圧よりも高い印加電圧 V_{17} を印加することにより液晶の応答時間が改善され、フィールド番号 F_4 で所定値の透過量 T_{15} が得られる。なお、前記第1の本発明の液晶パネルの駆動方法の第1の実施例と第2の実施例の液晶パネルの駆動方法を組みあわせる、つまり現在画素に印加されている第1の電圧と次に印加する第2の電圧の電位差および第2の電圧の大きさにより、補正データを作成することにより、更に最適な液晶パネルの駆動方法が行なわれることは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶パネルの駆動方法の一実施例について説明する。第8図

(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図である。第8図(a)ではフィールド番号 F_4 で

(7)

13

電圧データが V_8 から V_4 に変化している。しかし、液晶の透過量はフィールド番号 F_4 内で所定値の透過量にならない。これは液晶の立ち上がり時の応答性は現在画素に印加されている電圧と次に印加される電圧との電位差に係るためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が3.5Vから2.0Vに変化する時には所定の透過量になるまで30～40msecの時間を要するが、印加電圧が3.5Vから0Vに変化させた場合10～20msecで応答する。そこで、第2の本発明の液晶パネルの駆動方法では第8図(b)で示すように、データテーブルなどから電圧データ D_4 より小さい補正データ D_1 を求め、フィールド番号 F_3 のデータを D_8 から D_1 に補正する。したがってフィールド番号 F_3 では、フィールド番号 F_4 で印加される V_4 よりも小さい電圧 V_1 が画素に印加されることになり、液晶の立ち下がり特性が改善される。前記補正データつまり補正印加電圧は、液晶の立ち下がり時の応答時間は変化する電圧の大きさにおよそ比例することにより求められる。なお、前記第2の本発明と第1の本発明とを組みあわせることにより一層最適な液晶パネルの駆動方法が行えることは言うまでもない。また、本発明の実施例においては、1フィールド内だけのデータを補正するとしてが、これに限定するものではなく、たとえば第9図に示すように、液晶の特性および必要画像表示状態を考慮して複数のフィールドにわたりデータを補正してもよい。また、本発明の液晶制御回路においては3つのフィールドメモリを使用するとしてがこれに限定するものではなく、たとえば遅延回路などを用いてフィールド間のデータの比較などを行なうことによりフィールドメモリ数を減少できることは言うまでもない。また、フィールド間の同一画素の電圧データを比較、演算するとしてが、たとえばテレビ画像の場合、近傍画素の信号は非常に似ているため、第1のフィールドでの画素の電圧データと第2のフィールドの前記画素の近傍の電圧データとを比較してもよい。また、本発明の液晶制御回路の実施例においては、隣接フィールド間のフィールドメモリの内容を演算するとしてが、たとえば、演算器208でフィールドメモリ205と206間のデータ比較などを行なってもよいことは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶制御回路および第3の液晶パネルの駆動方法について説明する。まず、第2の本発明の液晶制御回路の一実施例について説明する。第10図は本発明の液晶制御回路のブロック図である。第10図において、1001はA/D変換器1003への入力電圧範囲を規定するためのゲインコントロール回路、1002、1012はローパスフィルタ、1004、1005、1006、1007はフィールドメモリ、1008はフィールドメモリに格納されたデータを演算し、データの大小および各データ間の差などを演算する演算器、1009は演算器1008の出力結果によりフィールドメモリのデータの補正を行なう補正器、1010はデータ補正器1009がデータの補正值を求める

14

ために参照するデータテーブルである。

以下、第10図を参照しながら第2の本発明の液晶制御回路について説明する。まず、ビデオ信号はゲインコントロールアンプによりA/D変換の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はLPF1002を通り不必要な高周波成分を除去されたのちA/D変換器1003でA/D変換される。A/D変換された液晶に印加する電圧に相当するデータはフィールドごとに4つのフィールドメモリに順次格納される。つまり第1番目のフィールドのデータはフィールドメモリ1004に、第2番目のフィールドのデータはフィールドメモリ1005に、第3番目のフィールドのデータはフィールドメモリ1006に、第4番目のフィールドのデータはフィールドメモリ1007に、第5番目のフィールドのデータはフィールドメモリ1004に順次格納されていく。ここでは簡単のために、第1番目のフィールドのデータがフィールドメモリ1004に、第2番目のフィールドのデータがフィールドメモリ1005に、第3番目のフィールドのデータがフィールドメモリ1006に、第4番目のフィールドのデータがフィールドメモリ1007に格納されており、かつ次のD/A変換器1011に送られるデータの順はフィールドメモリ1004、フィールドメモリ1005、フィールドメモリ1006、フィールドメモリ1007の順であるとして説明する。

今、D/A変換器へはフィールドメモリ1004のデータが転送されている。またA/D変換器1003はフィールドメモリ1007にデータを書きこんでいる。なお、フィールドメモリ1004のデータ内容はすでに補正されているものとする。同時に演算器1008はフィールドメモリ1004と1005とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。前記演算結果が所定条件を満足するとき、前記画素のフィールドメモリ上のアドレスデータなどをデータ補正器1009に転送する。データ補正器1009はデータテーブル1010を参照し補正データを求めて、前記補正データをフィールドメモリ1005、1006上の前記画素に印加するデータが格納されたアドレスに書きこむ。この時前記データには補正されたことを示す情報も書きこまれる。なおフィールドメモリ1005のデータがすでに補正されたものである時は、前記アドレスのデータは補正を行なわない。この動作を順次フィールドメモリのデータに対して行なう。また前記1つのフィールドに対する動作は、フィールドメモリ1004のデータの転送が完了する時間以内に終了する。したがってフィールドメモリ1004の次のD/A変換器1011には補正されたフィールドメモリ1005のデータが転送される。次にフィールドメモリ1005のデータが転送されている時、演算器1008はフィールドメモリ1005と1006とに接続されており、前記メモリの同一画素に印加する電圧に相当するデータを比較、演算する。また、データ補正器1009は、フィールドメモリ1006、1007のデータの補正を行なっている。同時にフィールドメモリ1004には順次A/D

15

変換器1003でデジタル化されたデータが格納される。以上の動作を順次行なうことにより補正されたデータがD/A変換器1011に転送され、D/A変換器1011でアナログ信号となった信号は、ローパスフィルタ1012で不要な高周波成分を除去された後、位相分割回路1013に転送される。以下の動作は従来の液晶制御回路とほぼ同様であるので説明を省略する。なお、演算器は1フィールドメモリに対し1つのように表現したが、演算速度などの問題から、通常1フィールドメモリを複数の領域に分割し、各分割されたフィールドメモリに対して1つの演算器を設けてもよい。データ補正器も同様である。

以下、図面を参照しながら第3の本発明の液晶パネルの駆動方法の一実施例について説明する。第11図は、第3の本発明の液晶パネルの駆動方法の説明図である。第11図では補正前の電圧データがフレーム番号F₃でD₂からD₆に変化している場合を示している。なお、電圧データD₂によりソースドライバIC1016よりソース信号線に出力される電圧をV₂または前記電圧V₁の印加により得られる液晶の透過量をT₂とする。同じく電圧データD₆により出力される電圧をV₆、前記電圧による定常的な透過量をT₆とする。第11図で示すように電圧V₂、V₅で示す電圧が比較的小さく、つまり、コモン電圧に近く、かつV₆-V₂>0なる関係が成り立つ時は液晶の立ち上がり速度が遅く所定の透過量まで変化するのに長時間を要する。この応答時間はV₆が大きくなるほど小さくなり、2フィールド内の1/30秒以内で応答するようになる。

そこで本発明の液晶の駆動方法では本発明の液晶制御回路を用い、フィールド番号F₂のフィールドメモリの電圧データとフィールド番号F₃のフィールドメモリの電圧データを順次比較し、たとえば、第11図で示すようにフィールド番号F₃で画素の電圧データがD₂からD₆に変化しており、立ち上がり時間が遅いと演算器1008が判定した場合はデータ補正器1009に信号を送る。データ補正器1009は前記信号にもとづきフィールド番号F₃とF₄のフィールドメモリの前記画素の電圧データを補正する。この場合、フィールド番号F₃の電圧データは前記電圧データD₆よりも大きく、フィールド番号F₄の電圧は前記電圧データD₆よりも小さく補正される。なお、前記補正データはあらかじめ実験などにより定められている。

以上の処理によって、電圧データは第11図の補正電圧データ欄のようになる。前記データは順次D/A変換され、ソースドライバIC1016に送られ、前記ICにより第11図の印加電圧が画素に印加される。まずフィールド番号F₃で電圧V₈が印加され、液晶は急激に立ち上がり、1フィールド時間内で定常透過量T₈になる。つぎにフィールド番号F₄で電圧V₄が印加され、液晶は立ち下がり1フィールド時間内で定常透過量T₄になる。さらにフィールド番号F₅で目標の電圧V₆が印加されることにより、目標透過量T₆が得られる。

以上の印加電圧V₈およびV₄の大きさは第11図の斜線で

(8)

16

示すAの面積とBの面積が実効的に等しくなる電圧が選ばれる。したがって、フィールド番号F₃では目標透過量T₆を越えるため明るくなるが、フィールド番号F₄で目標透過量T₆を下まわるため暗くなる。しかし、変化は1/30秒であるので視覚的にはフィールド番号F₃からほぼ目標透過量T₆が得られるように見える。以上のように電圧データを補正することにより、液晶の立ち上がり時間つまり応答速度は改善され、画像の尾ひきのない映像が得られる。

以下、図面を参照しながら第3の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第12図、第13図、第14図は第3の本発明の第2の実施例における液晶パネルの駆動方法の説明図である。第12図ではフィールド番号F₃で電圧データがD₁₀からD₁₅に、第13図ではフィールド番号F₃で電圧データがD₅から第12図と同様にD₁₅に変化している。しかし、液晶の透過量は第12図の場合はフィールド番号F₄で所定値の透過量のT₁₅になっているが、第13図ではフィールド番号F₄内の時間では所定値の透過量T₁₅となっていない。これは先にも述べたように液晶の応答時間は目標透過量が同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電位差により変化に要する時間が異なるためである。

そこで、本実施例では第14図で示すように、データテーブルなどから補正データD₁₉を求め、フィールド番号F₃のデータをD₁₅からD₁₉に補正する。またフィールド番号F₄のデータをD₁₅からD₁₂に補正する。以上の処理は前述した第1の実施例と同様に第2の本発明の液晶制御装置を用いて行なう。このように、現在画素に印加されている電圧と次に印加する電圧の電圧差が所定閾値以上の時は電圧データの補正を行なう。したがって、第14図のようにフィールド番号F₃で電圧V₁₉が印加され、液晶は急激に立ち上がり、1フィールド時間内で定常透過量T₁₉になる。つぎにフィールド番号F₄で電圧V₁₂が印加され、液晶は1フィールド時間内で定常透過量T₁₂になる。なお、前述の本発明の液晶パネルの駆動方法と同様に印加電圧V₁₉とV₁₂の大きさは第14図の斜線で示すAの面積とBの面積が実効的に等しくなる電圧に選定される。したがって、視覚的にはフィールド番号F₃からほぼ規定値の目標透過量T₁₅が得られる。

なお、前記第2の本発明の第1の実施例の液晶パネルの駆動方法と第2の実施例の液晶パネルの駆動方法とを組みあわせる、つまり現在画素に印加されている第1の電圧と次に印加する第2の電圧の電位差および第2の電圧の大きさにより電圧データを補正することにより、更に最適な液晶パネルの駆動方法が行なわれることを言うまでもない。また、第2の本発明の液晶制御回路においてはフィールドメモリを4つ用いる例で説明したが、これに限定されるものではない。また、フィールドメモリのデータ比較は、隣接フィールドのデータ、たとえばフ

(9)

17

フィールドメモリ1005と1006間を比較、処理するとしたがこれに限定されるものではなく、たとえばフィールドメモリ1005と1007間を比較、処理しても同様の効果が得られることは明らかである。このことは本発明の液晶パネルの駆動方法についても言うことができる。

また本発明の実施例においては、フィールドメモリ間の同一画素に印加する電圧データを比較、処理するとしたがこれに限定されるものではない。これは映像表示の場合、任意の画素とその近傍の画素との電圧データはきわめて似かよっているため、たとえば第1フィールドの任意の画素の電圧データと第2フィールドの前記画素に隣接した画素の電圧データを比較、処理しても同様の効果が得られることは明らかである。

さらに、図面を参照しながら第3の本発明の液晶制御回路および第4の本発明の液晶パネルの駆動方法について説明する。まず、第3の本発明の液晶制御回路の一実施例について説明する。第15図は本発明の液晶制御回路のブロック図である。第15図において、1501はA/D変換器1503への入力電圧範囲を提供するためのゲインコントロール回路、1502、1506はローパスフィルタ、1504はデータ処理ブロックであり、より具体的には第16図に示す、1505はD/A変換器、1507は正極性と不極性のビデオ信号を作る位相分割回路、1508はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、1509はソースドライブIC1510およびゲートドライブIC1511の同期および制御を行なうためのドライバ制御回路である。さらに、第16図において1601はフィールドメモリ1およびフィールドメモリ2を具備するフィールドメモリブロック、1602はフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレスにしたがってフィールドメモリにA/D変換器1503でデジタル化されたデータを書きこむデータ入力手段、1603は内部のアドレスカウンタの示すアドレスに従ってフィールドメモリ1および2の同一アドレスのデータを読み出し、比較処理し、データテーブル1604を用いて理想の透過率と予測される実際の透過率の差を求める機能および前記透過率の差が所定閾値よりも大きいときフィールドメモリ1または2の前記アドレスのデータを補正する機能および補正したことを記録する機能を有するデータ処理手段である。また、1604は2つのアドレスの2つのデータにもとづき、前述の透過率の差および必要に応じて補正データをデータ処理手段1603に出力するデータテーブル、1605はフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレスにしたがってフィールドメモリのデータを順次読み出し、D/A変換器1505に送出するデータ出力手段である。

なお、第16図においては1つのフィールドメモリブロックに対し1つのデータ処理手段を用いる例で説明したが、1フィールドあたりの画像データは非常に多いため、1フィールドに対応するフィールドメモリを複数ブ

18

ロックに分割し、各ブロックごとにデータ処理手段を設け並列処理を行なってもよい。また必要に応じてデータ入力手段1602およびデータ出力手段1605も複数個設けて並列入出力処理を行なう。

以下、第15図および第16図を参照しながら本発明の液晶制御回路について説明する。まず、ビデオ信号はゲインコントロールアンプ1501によりA/D変換器の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はローパスフィルタ1502を通り不必要な高周波成分を除去されたのちA/D変換器1503でA/D変換される。前記A/D変換された画素に印加する電圧に相当するデータはデータ入力手段1602にはいる。データ入力手段1602ではフィールドごとにフィールドメモリ1または2を選択し、アドレスカウンタの示すアドレス値に従ってフィールドメモリに書きこむ。一方データ出力手段1605はデータ入力手段1602が選択している他方のフィールドメモリを選択し、内部のアドレスカウンタの示すアドレス値にしたがって、フィールドメモリからデータを順次読み出し、D/A変換器1505に転送する。今、ことで説明を容易にする

ために、現在フィールドメモリ1にはフィールド番号2のデータが書きこまれており、フィールドメモリ2にはフィールド番号3のデータが書きこまれているとする。また、データ入力手段1602はフィールドメモリ2を選択し、前記アドレスカウンタ（以後、入力カウンタと呼ぶ）はアドレス3を、データ出力手段1605はフィールドメモリ1を選択し、前記アドレスカウンタ（以後、出力カウンタと呼ぶ）はアドレス1を、データ処理手段1603のアドレスカウンタ（処理カウンタと呼ぶ）はアドレス2を指しているとして説明する。

以上のように前述の状態ではフィールドメモリ2のアドレス3のデータが入力されており、フィールドメモリ1のアドレス1のデータが読み出され、フィールドメモリ1および2のアドレス2の内容が読み出され処理されている。また、前記の3つのカウンタはクロックに同期して同時にカウントアップされる。データ処理手段1603はフィールドメモリ1のアドレス2のデータD₅およびフィールドメモリ2のデータD₆を読み出す。前記データはデータテーブル1604に転送される。するとデータテーブル1604は前記データに基づき、透過率の差を返す。所定閾値以下の場合はそのまなにも行なわず、処理カウンタは1アドレスアップしアドレス3を指す。同時に、出力カウンタはアドレス2を、入力カウンタはアドレス4を指す。なお、ここでいう所定閾値とは2つある。仮にこれを第1閾値、第2閾値と呼ぶ。これらはともに透過率の差と比較するための閾値であるが、第1閾値は透過率の差が前記閾値をこえるとき、現在データ処理手段1603が処理を行なっているアドレスのデータをただちに補正するためのものであり、第2閾値は複数フィールドにわたり同一アドレスのデータをデータ処理手段1603が処理したとき、複数回前記閾値をこえるときに現在処理を

(10)

19

行なっているアドレスのデータを補正するためのものである。

以上のように、3つのカウンタは順次アドレスのアップを行ない、フィールドメモリのデータは処理されていく。今、処理カウンタがアドレス4を指しているとする。するとデータ処理手段1603はフィールドメモリ1のアドレス4のデータD₂およびフィールドメモリ2のアドレス4のデータD₁₂を読み出し、データテーブル1604に転送する。仮に前記データの大きさおよびデータの大きさの差が大きいたとす。つまりデータD₂に対応する印加電圧V₂からデータD₁₂に対応する印加電圧V₁₂の変化に液晶が追従できず、透過率の差が第1閾値を越えとす。すると、データテーブル1604は透過率の差および補正值たとえば電圧データD₁₄をデータ処理手段1603に送出する。データ処理手段1603は前記透過率の差が第1閾値を越えと判断した場合、フィールドメモリ2のアドレス4のデータD₁₂をD₁₄に補正し、また補正欄に第1閾値を越えた為補正したことを示すデータ、たとえば1を書き込む。なお、具体的には補正欄は設けず、データのビットの所定ビット位置にフラグを設けて前記フラグに書き込んでよい。この場合、第16図に示す補正欄に要するメモリは必要でない。本実施例ではデータ処理手段1603で透過率の差が第1閾値を越えと判定したが、この処理はデータテーブルにあらかじめ記録しておく、2つのデータが与えられることにより、データテーブル1604から直接補正值と第1閾値を越えたという情報をデータ処理手段1603に送出してもよい。以上のことは以下の説明でも同様である。以上の処理が終了すると3つのカウンタはアドレスアップを行なう。

次にデータ処理手段203はフィールドメモリ1のアドレス5のデータD₄およびフィールドメモリ2のアドレス5のデータD₈を読み出し、データテーブル1604に転送する。仮に前記データの大きさおよびデータの大きさの差が比較的大きいたとす。つまりデータD₄に対応する印加電圧V₄からデータD₈に対応する印加電圧V₈の変化に液晶が追従できず、透過率の差が第1の閾値は越えないが第2閾値を越えとす。すると、データテーブル1604は透過率の差または第2閾値を越えることおよび補正值をデータ処理手段1603に送出する。データ処理手段1603はフィールドメモリ1のアドレス5の補正欄にデータが書きこまれているかないかで2通りの処理をする。

まず、フィールドメモリ1の補正欄に前回のフィールド間の処理で第2閾値を越えたがデータ補正を行なわなかったことが記録されている場合は、フィールドメモリ2の現在処理アドレスのデータを補正し、かつデータ補正をした旨を補正欄に記録する。逆にフィールドメモリ1の補正欄に何も記述されていない場合あるいは第1または第2閾値を越えデータを補正した場合は、フィールドメモリ2のアドレスのデータは補正せず、補正欄に第2閾値を越えたことのみを書き込む。つまり現在、フィ

20

ールド番号2と3間のデータ処理を行なっているとする。と、前回のフィールド番号1と2間のデータ処理を行なった時、フィールド番号2のデータ補正を行なっているかどうかで処理方法が異なる。このように第1閾値は1回でも前記閾値を越えと判定された場合はデータ補正を行ない、第2閾値は2回連続して前記閾値を越えるときにデータ補正を行なう。第16図に示す例ではフィールドメモリ1のアドレス5の補正欄に何も書かれていないため、フィールドメモリ2のアドレス5のデータは補正せず補正欄に第2閾値を越えたことを、たとえば2を書き込む。以上の処理をすべてのアドレスに対して行なう。次のフィールド番号4でも同様の処理を行なう。つまり、フィールド番号4のデータはデータ入力手段1602によりフィールドメモリ1のアドレス1から順次書き込む。また、データ出力手段1605は補正処理などが完了したフィールド番号3のデータをフィールドメモリ2のアドレス4から順次読み出す。また、データ処理手段1603はフィールドメモリ1と2のデータを順次読み出し処理を行なう。当然ながら各3つのアドレスカウンタは同期し、アドレスが重ならないように制御される。

以下、図面を参照しながら第4の本発明の液晶パネルの駆動方法の説明を行なう。なお、第17図においては、補正データ欄は本発明の液晶制御回路によりフィールド番号F₂のデータをD₇からD₉に補正したところを示している。また、印加電圧は補正電圧データによる液晶への印加電圧波形を、透過率欄において、実線で理想透過率曲線を、点線で補正された印加電圧による実際の透過率曲線を示している。

電圧データは当初フィールド番号F₁のD₁からフィールド番号F₃でD₇に変化していたため、データ処理手段1603で透過率の差が第1閾値を越えと判定され、フィールド番号F₂のデータがD₉に補正されている。先にも述べたように、液晶の応答速度は第5図に示すようにほぼ印加電圧の2乗に逆比例するため、液晶の立ち上がりが遅い時は所定値よりも絶対値が大きい電圧を印加することにより改善できる。このように印加電圧を補正することによって映像表示のおくれがなくなり良好な画像品位が得られる。

以下、第4の本発明の液晶パネルの駆動方法の第2の実施例について説明する。第18図、第19図、第20図は本発明の液晶パネルの駆動方法を説明するための説明図である。今、第18図に示すように印加電圧がV₁→V₄→V₇→V₉と変化している場合を考える。透過率の変化は理想的に印加電圧に追従し、下段の理想の透過率曲線となるはずであるが、液晶の応答性が遅いために、透過率の差はフィールド番号F₂でbの大きさ、フィールド番号F₃でcの大きさだけずれる。このb、cの値は第1閾値より小さいが第2閾値より大きい。このように、複数フィールドにわたり透過率の差が生じると、画像の尾ひきなどが生じ画像品位が劣化する。そこで本発明の液晶制御回路に

(11)

21

より、第19図の補正電圧データの欄で示すように、フィールド番号F₃のデータをD₇からD₉に補正する。つまり、フィールド番号F₁からF₂で透過率の差が第2閾値を越え、かつフィールド番号F₂からF₃でも透過率の差が第2閾値を越えることが予測されるためデータ補正を行なっている。このようにデータ補正を行ない、印加電圧をフィールド番号F₃でV_gを印加することにより液晶の応答時間が改善され、画像の尾ひきなどが生じにくくなり、画像品位が向上する。このように、複数フィールドにわたる透過率の変化を考慮して電圧データを補正するのは、第20図のようにフィールド番号F₂のデータD₄のようなノイズなどにより電圧データに異常な電圧データが含まれ、前記異常電圧データをも忠実に透過率の変化に追従することを防止するためである。つまり、電圧データの補正が行なわれなければ液晶の応答時間は遅いためにローパスフィルタの効果があるため点線のようになり、異常電圧などを除去できる。また補正は複数フィールドにわたる液晶の透過率を考慮して行なうため、データ補正量を最適に行なうことにより過補正がかかることなく、良好な画質が得られる。

なお、第4の本発明の第1の実施例の液晶の駆動方法と第2の実施例の液晶の駆動方法を組みあわすことにより、一層最適な液晶パネルの駆動方法を行なえることは言うまでもない。

また、本実施例においては1フィールド内だけのデータを補正するとしたが、これに限定するものではなく、たとえば液晶の特性および必要画像表示状態を考慮して複数のフィールドにわたりデータを補正してもよい。

また、本発明の液晶制御回路においては2つのフィールドメモリを使用するとしたがこれに限定するものではなく、たとえば3つ以上のフィールドメモリを用いても同様の処理を行なえる。また、パイプライン処理を行なうことにより1つのフィールドメモリによる構成も可能である。また、本実施例においては同一画素への電圧データを処理してデータを補正するとしたが、これに限定するものではなく、たとえば映像の場合、任意の画素に印加する電圧データと次のフィールドでの前記の画素の近傍の画素に印加する電圧データとを処理しても同様の処理が行なえることは言うまでもない。また、本発明の液晶制御回路において、電圧データをD/A変換してソースドライバICに入力するとしたが、ソースドライバICがデジタルデータ入力方式の場合は、D/A変換することなく、そのままソースドライバIC電圧データを転送すればよい。

なお、第2図、第10図においてはフィールドメモリを複数個用いているが、本発明はこれに限定するものではない。たとえば、パイプライン処理技術を用いることにより1個あるいは2個のフィールドメモリで同等の機能

22

を有する液晶制御回路を構成できることは明らかである。

また、第1、第2、第3および第4の本発明の液晶パネルの駆動方法を最適に組み合わせることにより、より最適な液晶パネルの駆動方法を実現できることは言うまでもなく、また、第1、第2および第3の本発明の液晶制御回路を最適に組み合わせる構成することにより、より最適な液晶制御回路を実現できることは言うまでもない。

発明の効果

10 以上の説明で明らかなように、本発明の液晶パネルの駆動方法および液晶制御回路を用いることにより、液晶の立ち上がり、つまり目標透過量にするために応答時間を短縮することができる。したがって、画像の尾ひきなどがあらわれることがなく、良好な映像が得られる。このことは液晶パネルの画面が大型化、高解像度になるにつれて著しい効果としてあらわれる。

【図面の簡単な説明】

第1図、第2図は第1の本発明の液晶制御回路のブロック図、第3図はデータテーブル図、第4図、第6図は第1の本発明の液晶パネルの駆動方法の説明図、第5図は液晶の印加電圧と応答時間の特性図、第7図(a)、

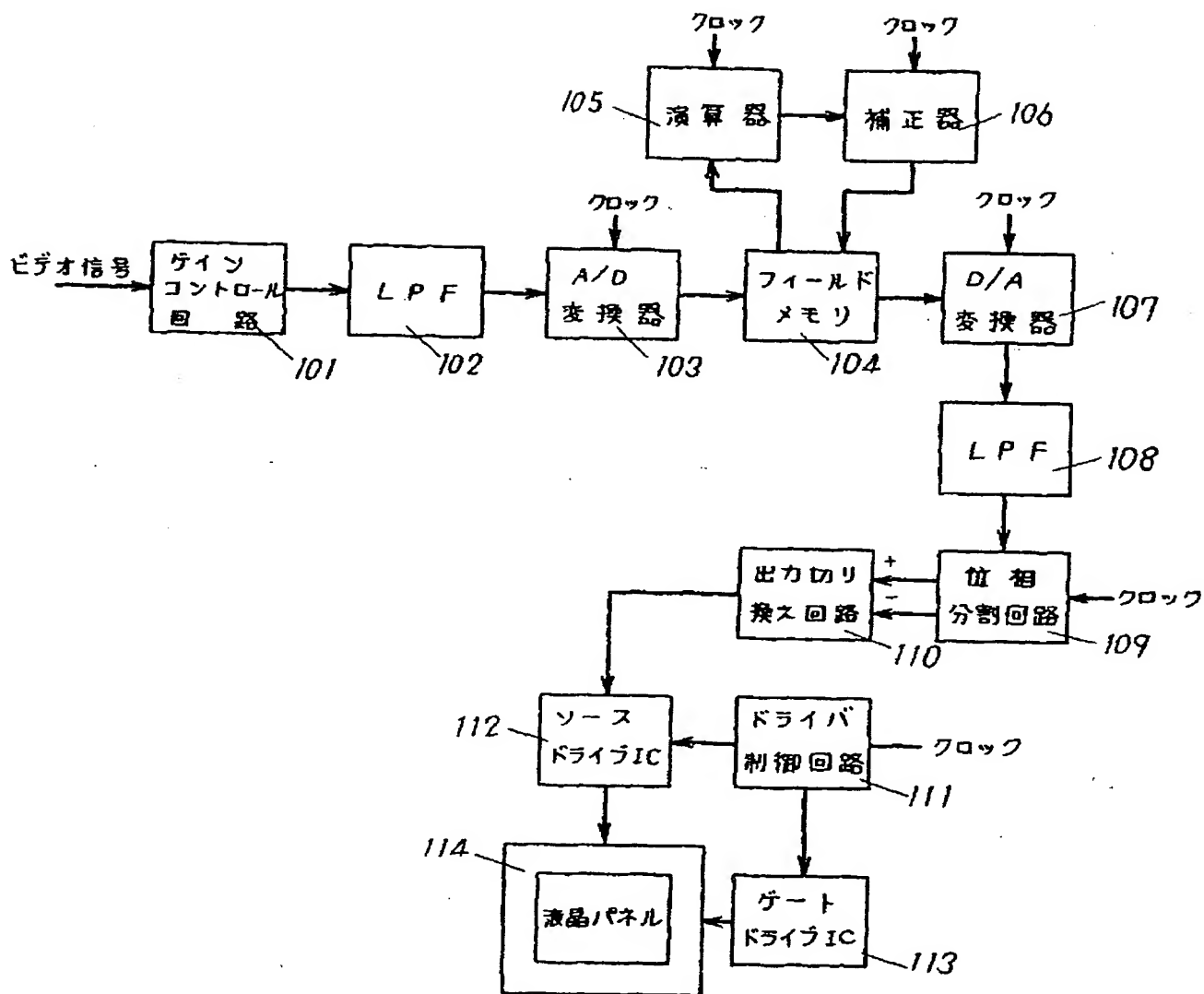
20 (b)、(c)、第9図は第1の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第8図

(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図、第10図は第2の本発明の液晶制御回路のブロック図、第11図は第3の本発明の液晶パネルの駆動方法の説明図、第12図、第13図、第14図は第3の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第15図、第16図は第3の本発明の液晶制御回路のブロック図、第17図、第18図、第19図、第20図は第4の本発明の液晶パネルの駆動方法の説明図、第21図はアクティブマトリックス型液晶パネルの構成図、第22図は従来の液晶制御回路のブロック図、第23図、第24図は従来の液晶パネルの駆動方法の説明図である。

101, 1001, 1501……ゲインコントロール回路、102, 108, 1002, 1012, 1502, 1506……ローパスフィルタ、103, 1003, 1503……A/D変換器、104, 205, 206, 207, 1004, 1005, 1006, 1007……フィールドメモリ、105, 208, 1008……演算器、106, 209, 1009……補正器、107, 1011, 1505……D/A変換器、109, 1013, 1507……位相分割回路、110, 1014, 1508……出力切り換え回路、111, 1015, 1509……ドライバ制御回路、112, 1016, 1510……ソースドライバIC、113, 1017, 1511……ゲートドライバIC、114, 1018, 1512……液晶パネル、201, 202, 203, 204……フィールドメモリ切り換え回路、210, 301, 1010……データテーブル、1504……データ処理ブロック、1601……フィールドメモリブロック、1602……データ入力手段、1603……データ処理手段、1604……データテーブル、1605……データ出力手段。

(12)

【第1図】



【第3図】

【第4図】

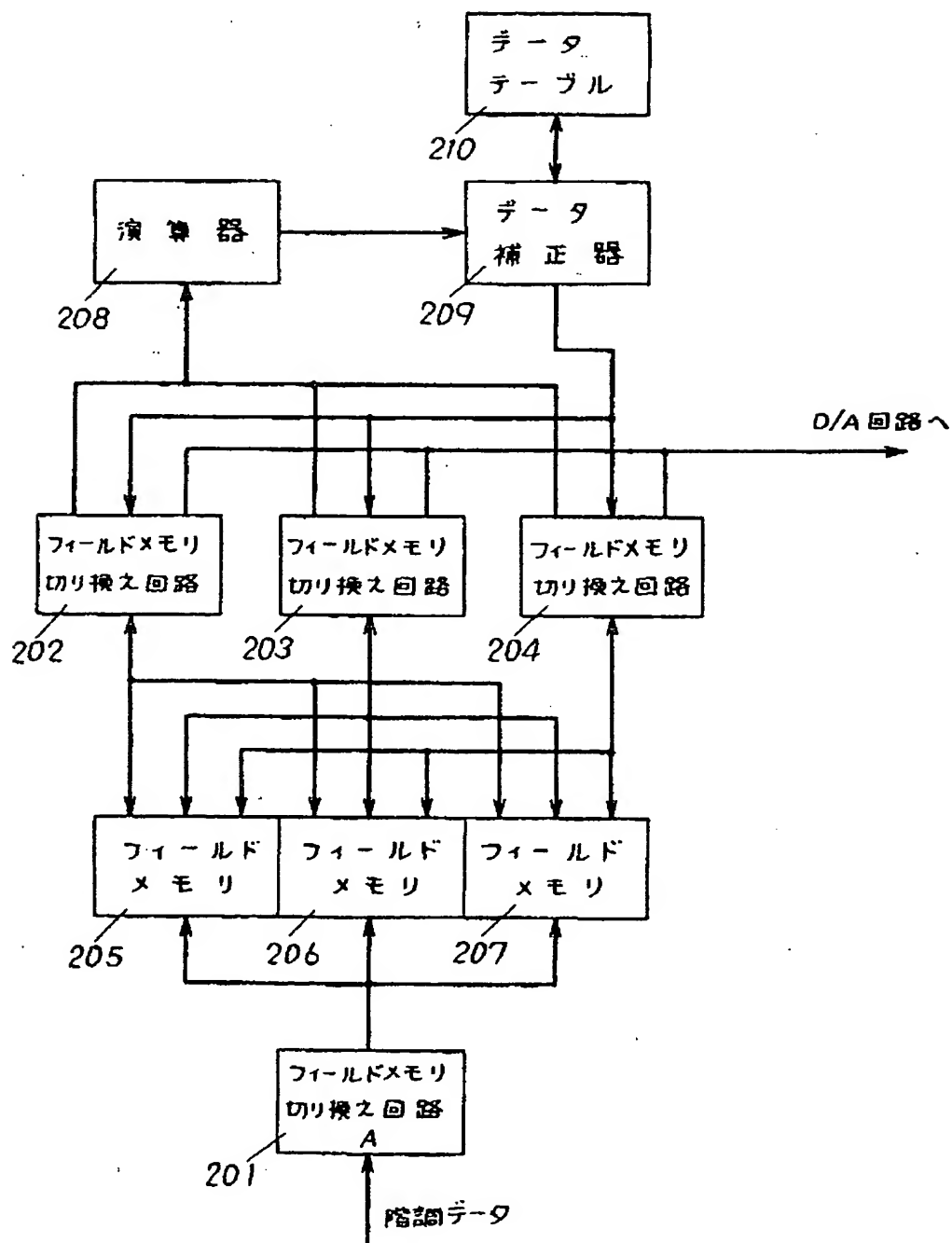
	D1	D2	...	Dm
$\Delta V1$	D7	D6	...	D1
$\Delta V2$				
ΔVn				

301

Figure 1 is a block diagram of the input section of a 7-channel video signal processing circuit. The diagram is organized into several horizontal sections. At the top, a row of seven boxes is labeled F1, F2, F3, F4, F5, F6, and F7, representing the 7-channel input bus. Below this, there are four main input sections, each with a label on the left and a corresponding input signal on the right. The first section is labeled '電圧テータ' (Voltage Teata) and has two inputs: D1 and D5. The second section is labeled '補正電圧テータ' (Correction Voltage Teata) and has three inputs: D1, D7, and D5. The third section is labeled '電圧' (Voltage) and has two inputs: V1 and V5. The fourth section is labeled '透過量' (Transmittance) and has one input: T1. A dashed line labeled 'コモン電圧' (Common Voltage) runs vertically through the diagram, separating the input sections from the right side of the circuit. The inputs D1, D5, V1, and T1 are shown as horizontal lines, while D7 and V5 are shown as horizontal lines with a small vertical step. The input T1 is shown as a horizontal line with a small vertical step.

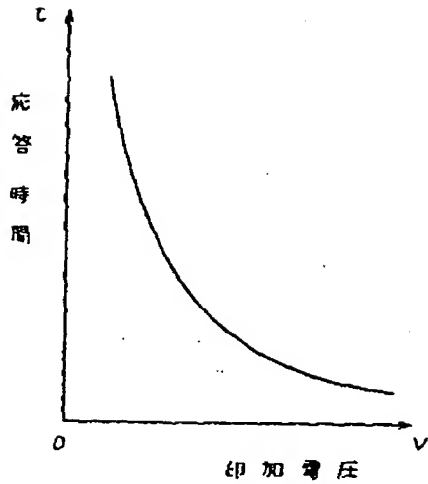
(13)

【第2図】

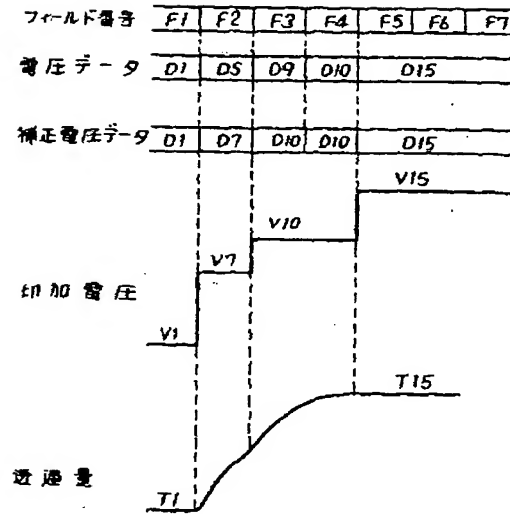


(14)

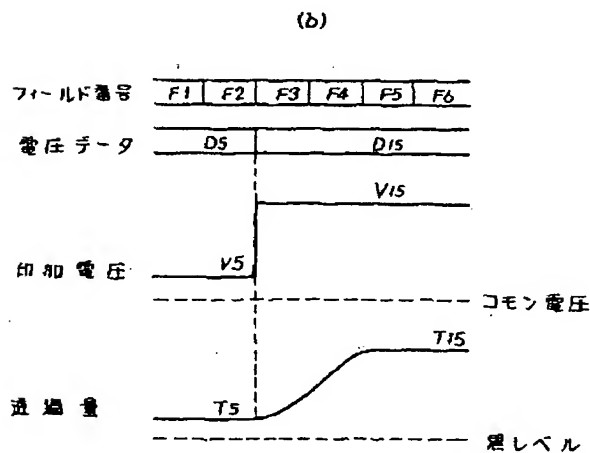
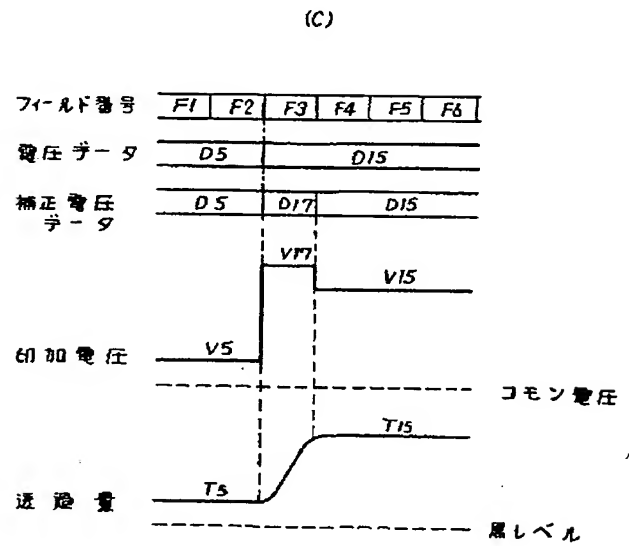
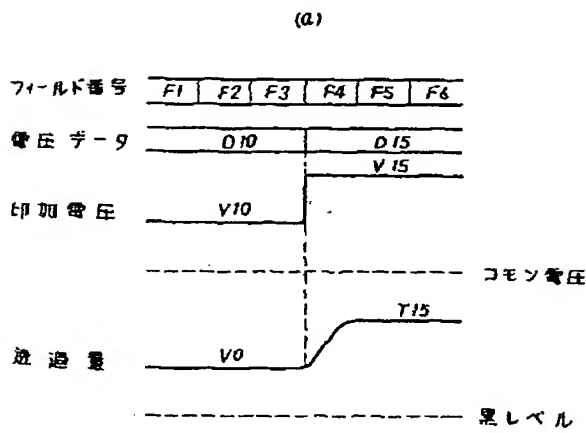
【第5図】



【第6図】

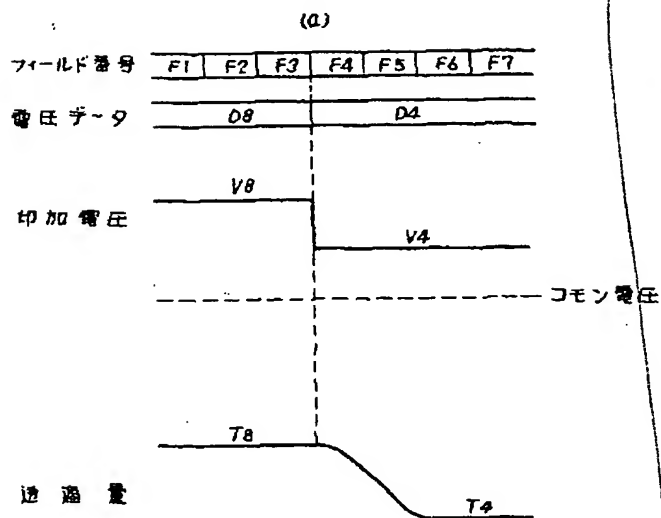


【第7図】

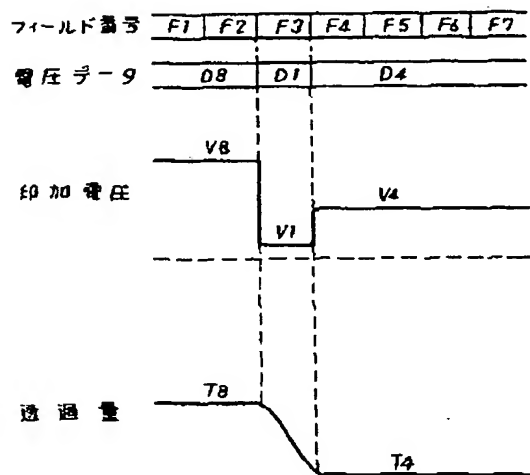


(15)

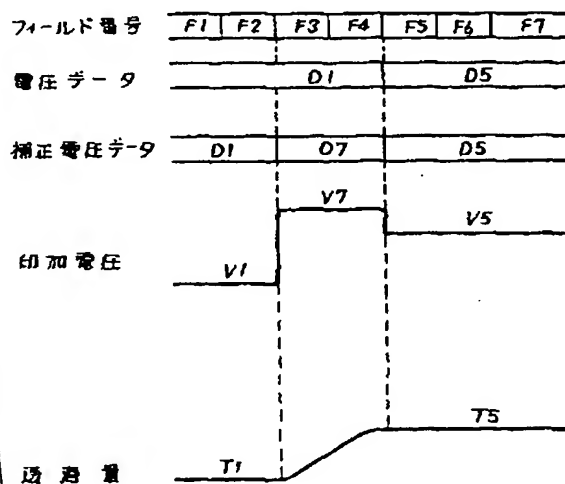
【第8図】



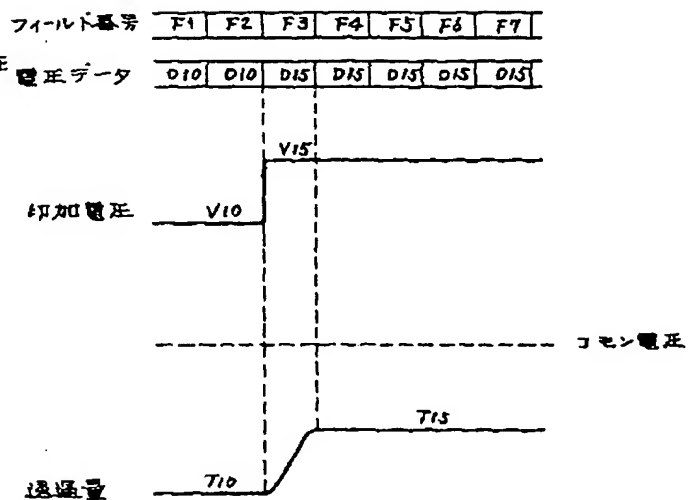
(b)



【第9図】



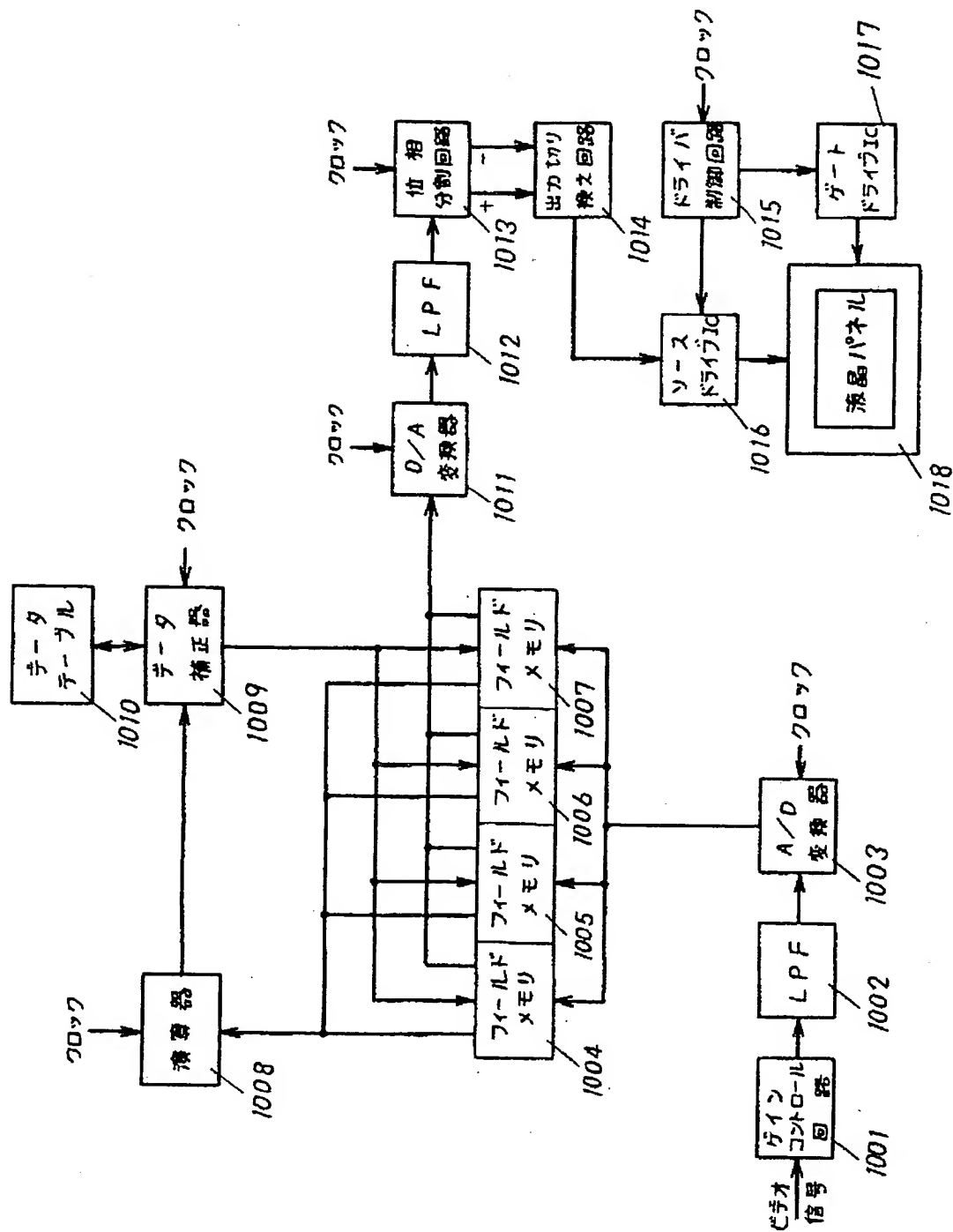
【第12図】



黒レベル

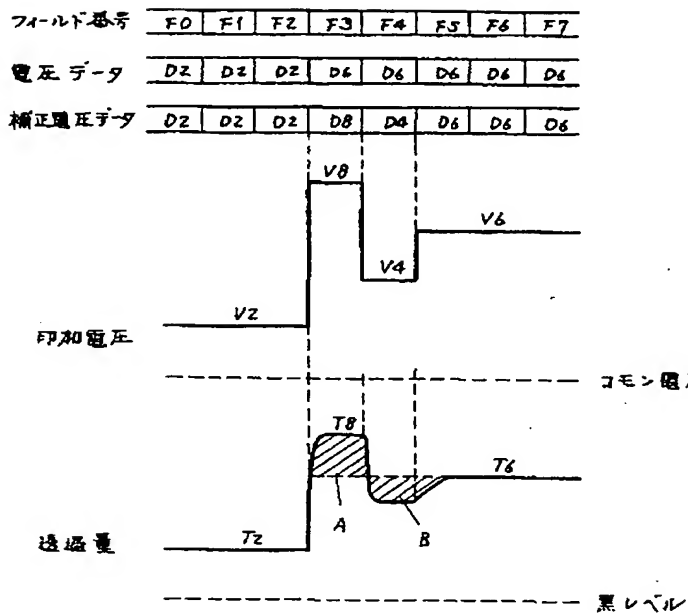
(16)

【第10図】

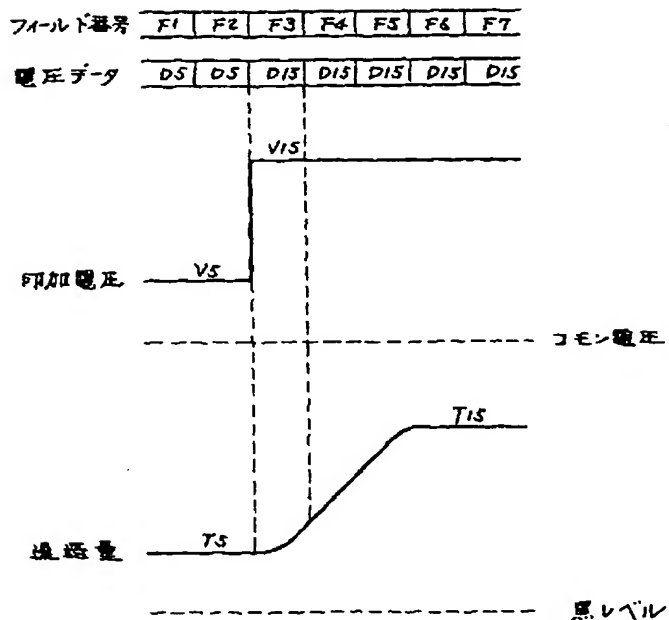


(17)

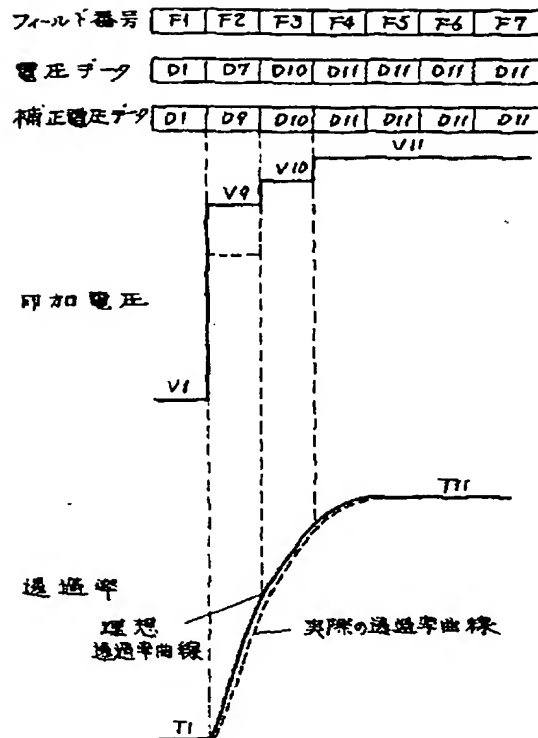
【第11図】



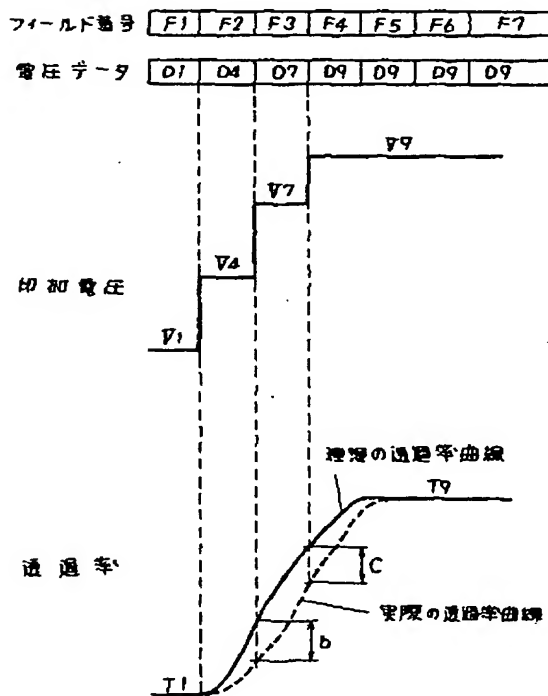
【第13図】



【第17図】

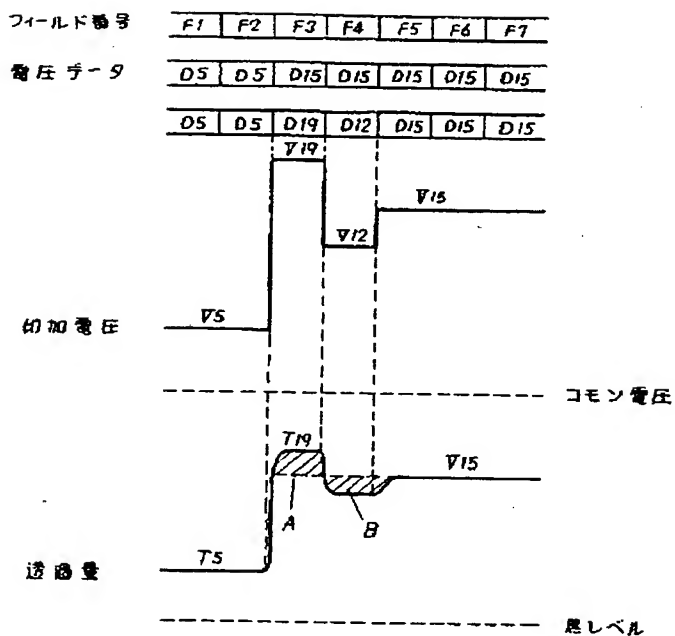


【第18図】

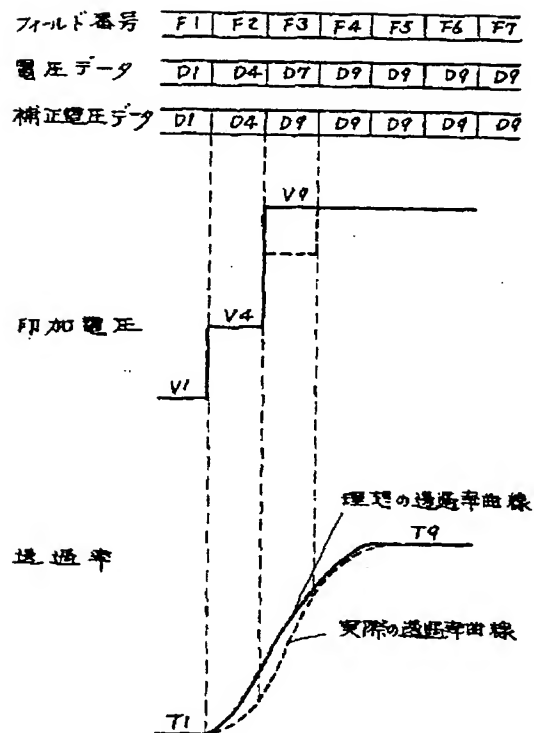


(18)

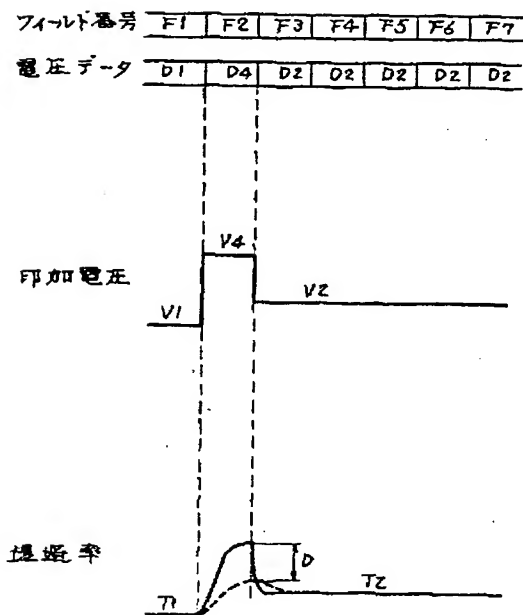
【第14図】



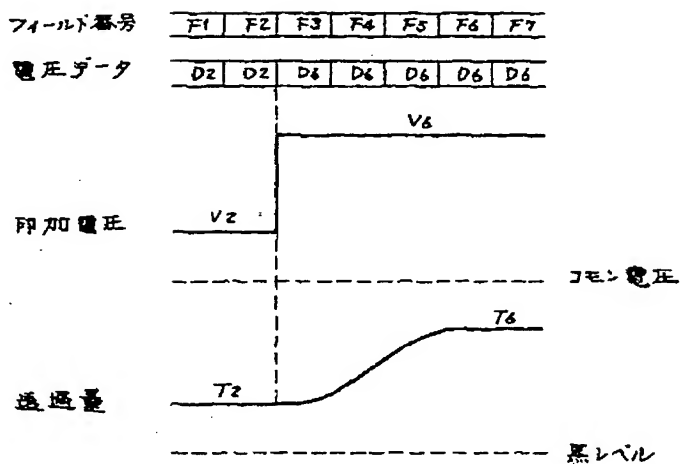
【第19図】



【第20図】

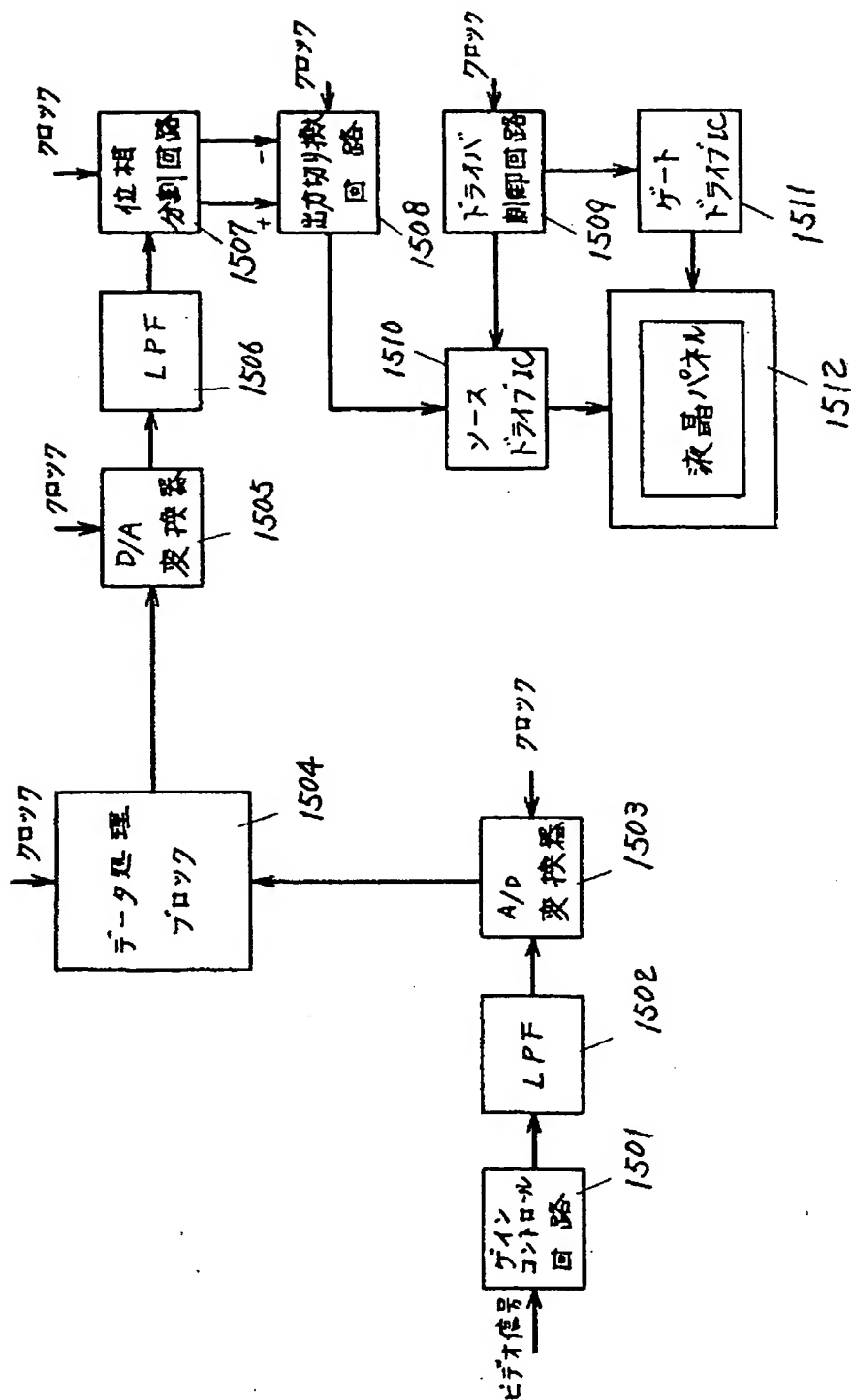


【第23図】



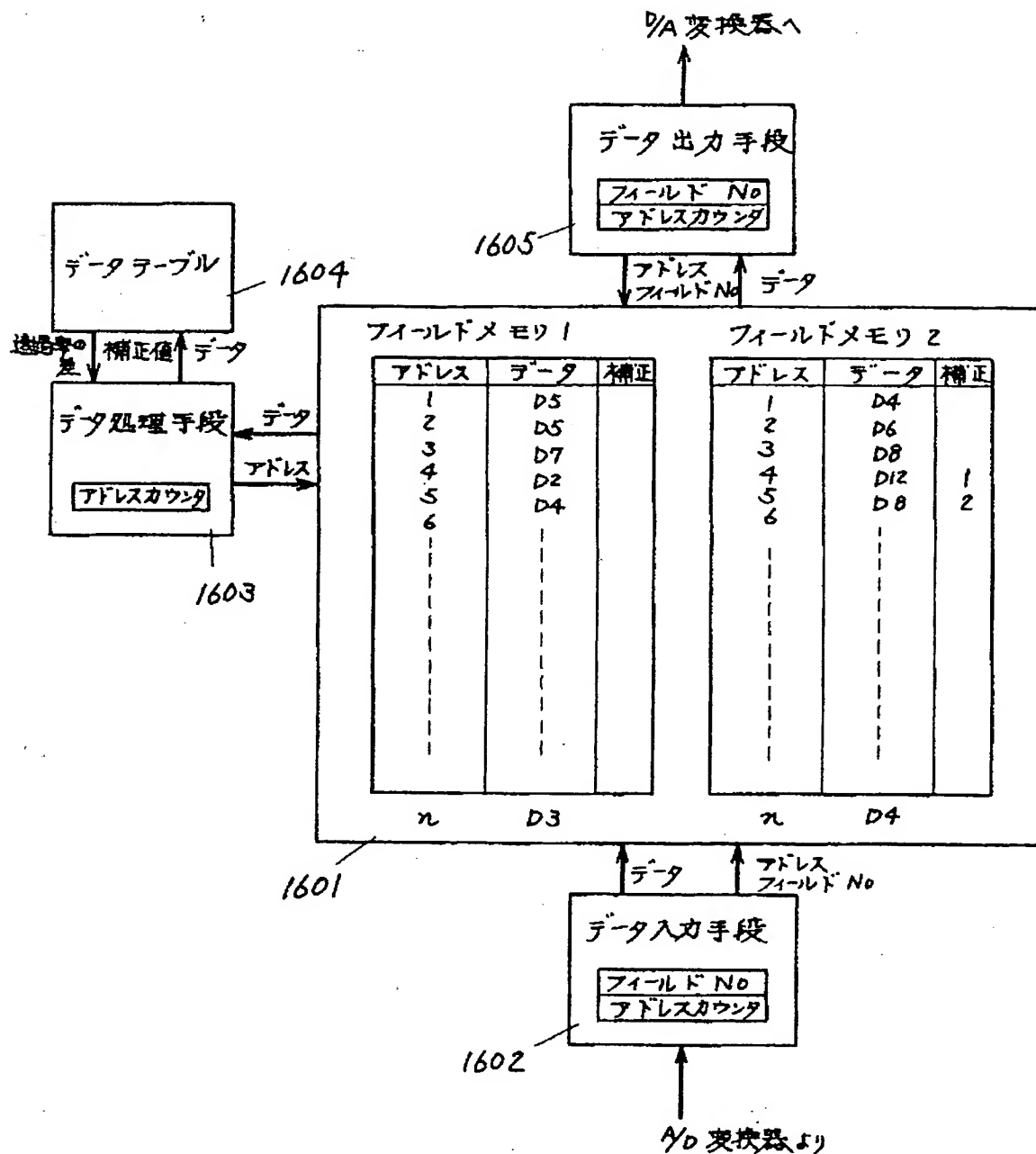
(19)

【第 15 図】



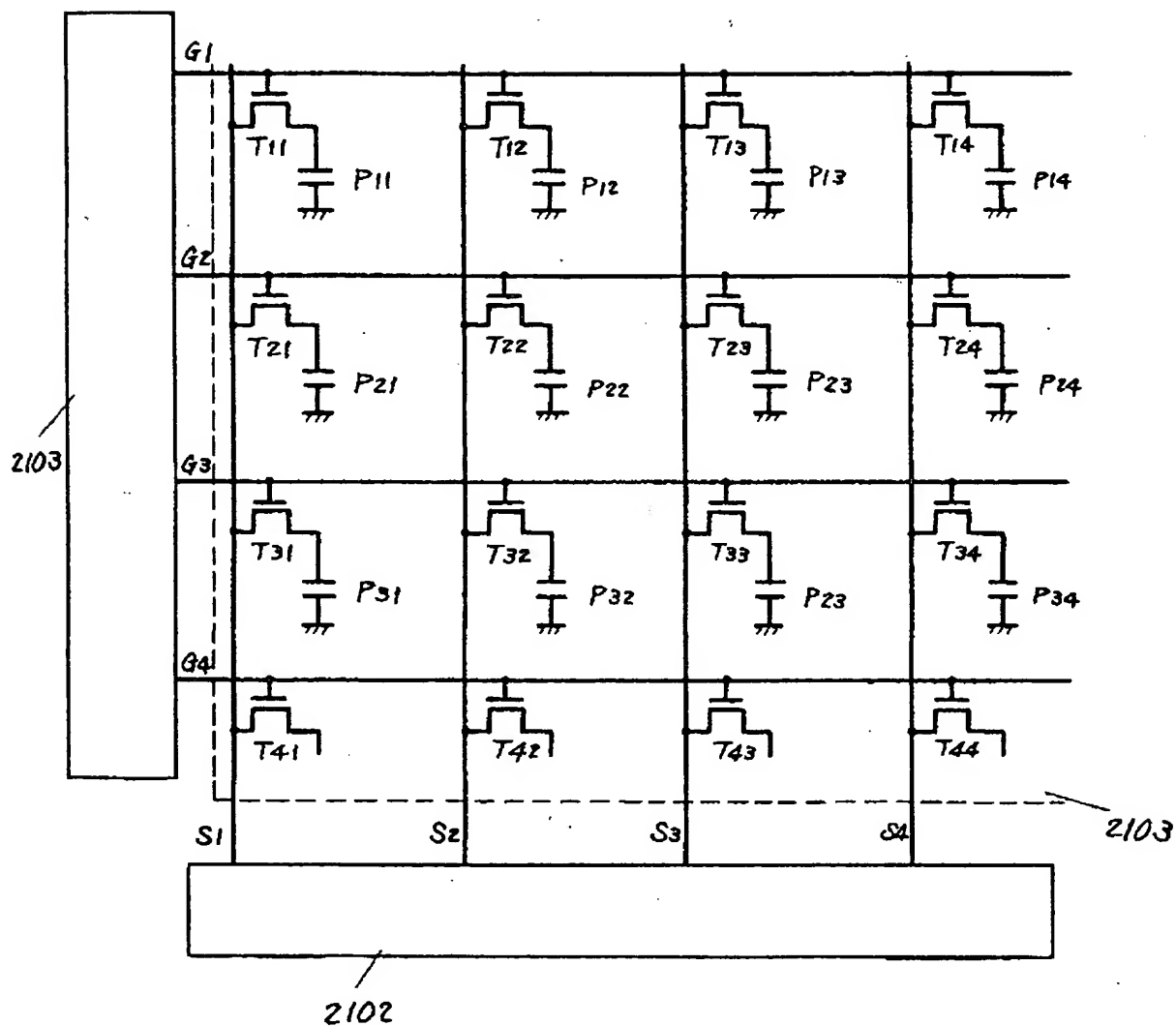
(20)

【第16図】



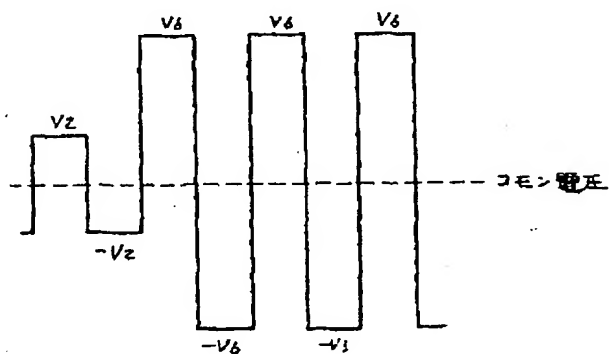
(21)

【第21図】



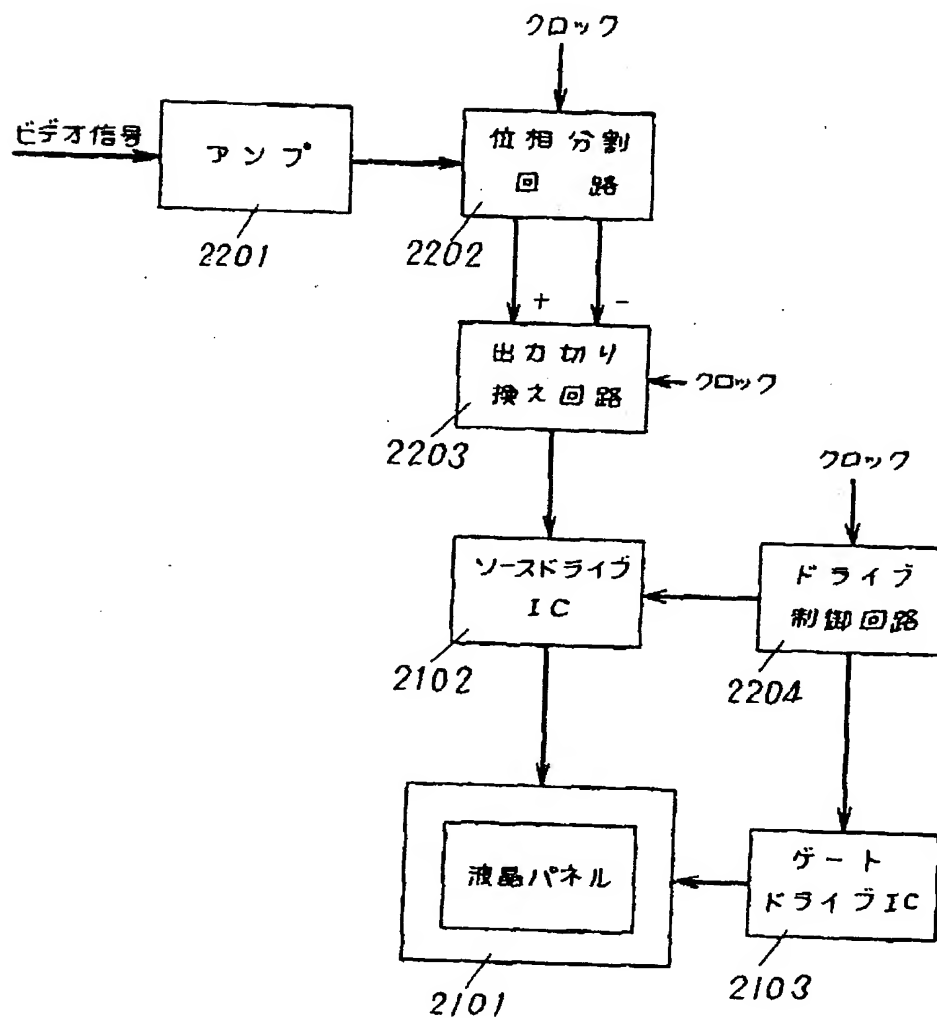
【第24図】

ノード番号	F1	F2	F3	F4	F5	F6	F7
電圧データ	D2	D2	D6	D6	D6	D6	D6



(22)

【第22図】



フロントページの続き

- (56) 参考文献 特開 昭64-10299 (J P, A)
特開 昭57-133487 (J P, A)
特開 昭59-171929 (J P, A)